

Helsinki 13.1.2005

ETUOIKEUSTODISTUS
PRIORITY DOCUMENT



Hakija
Applicant

Asperation Oy
Espoo

Patenttihakemus nro
Patent application no

20031796

Tekemispäivä
Filing date

09.12.2003

Kansainvälinen luokka
International class

H05K

Keksinnön nimitys
Title of invention

"Menetelmä EMI-suojan rakentamiseksi piirilevylle upotettavan komponentin ympärille"

Täten todistetaan, että oheiset asiakirjat ovat tarkkoja jäljennöksiä Patentti- ja rekisterihallitukselle alkuaan annetuista selityksestä, patenttivaatimuksista, tiivistelmästä ja piirustuksista.

This is to certify that the annexed documents are true copies of the description, claims, abstract and drawings originally filed with the Finnish Patent Office.

Marketta Tehikoski
Apulaistarkastaja

Maksu 50 €
Fee 50 EUR

Maksu perustuu kauppa- ja teollisuusministeriön antamaan asetukseen 1027/2001 Patentti- ja rekisterihallituksen maksullisista suoritteista muutoksineen.

The fee is based on the Decree with amendments of the Ministry of Trade and Industry No. 1027/2001 concerning the chargeable services of the National Board of Patents and Registration of Finland.

Osoite: Arkadiankatu 6 A Puhelin: 09 6939 500 Telefax: 09 6939 5328
P.O.Box 1160 Telephone: + 358 9 6939 500 Telefax: + 358 9 6939 5328
FIN-00101 Helsinki, FINLAND

BEST AVAILABLE COPY

Menetelmä EMI-suojan rakentamiseksi piirilevylle upotettavan komponentin ympärille

Esillä oleva keksintö koskee patenttivaatimuksen 1 johdannon mukaista menetelmää EMI-suojan rakentamiseksi piirilevylle upotettavan komponentin ympärille. Keksintö koskee myös patenttivaatimuksen 15 johdannon mukaista piirilevyä.

Patenttijulkaisussa US 6,338,205 B1 kuvataan osittain tai kokonaan piirilevyn sisään upotetun virtapiirin suojaaminen yhtenäisellä metallisella suojalla, joka ympäröi virtapiiriä kaikista suunnista ilman aukkoja paitsi niissä kohdissa, joissa virtapiiri kytketään toiseen virtapiiriin.

Patenttihakemusjulkaisussa US 2003/0188889 A1 kuvataan virtapiiri, jossa signaalijohdinta ympäröi useita sähköisesti johtavia aukkoja, jotka aukot on päällystetty sähköä johtavalla kerroksella. Rakenne on tällöin yhtenäiseen rakenteeseen verrattuna kestävämpi ja taipuisampi ja lisäksi halvempi ja nopeampi valmistaa.

Patenttihakemusjulkaisussa WO 03/065778 kuvataan piirilevyn upotettu puolijohdekomponentti, jota peittää eristekerros ainakin alustan yhdeltä pinnalta ja jossa komponenttia varten tehdyn reiän sivuseinät on päällystetty johdemateriaalilla.

Patenttihakemusjulkaisussa JP 2002-16 327 kuvataan alustaan porattuun reikään upotettu komponentti, jossa reiän sivuseinille on kasvatettu johdemateriaalia.

Kansainvälisissä patenttihakemusjulkaisuissa WO 00/14771 ja WO 00/16443 kuvataan menetelmä EMI-suojattujen johdinurien tekemiseksi piirilevyn, jossa johdinura on upotettu eristeeseen kahden johtavan kerroksen väliin ja sitä suojaavat sivusuunnasta kaivannot, jotka on päällystetty (lined) sähköä johtavalla tavalla, niin että ne muodostavat koaksiaalijohdon (coaxial line).

Esillä olevan keksinnön tarkoituksena on saada aikaan suojaavia EMI-rakenteita piirilevyn sisään niin, että piirilevyn sisään voidaan upottaa aktiivisia komponentteja, piirejä tai moduuleita.

Keksintö perustuu siihen ajatukseen, että piirilevyyn tehdään komponentin upotuskohdan ympärille syvennys, joka oleellisesti ympäröi komponenttia ja syvennys pinnoitetaan tai täytetään sähköä johtavalla materiaalilla siten, että pinnoitettu tai täytetty syvennys muodostaa komponentin ympärille reunuksen, joka suojaa komponenttia ainakin piirilevyn sivusuunnasta tulevalta sähkömagneettiselta säteilyltä. Muodostetun reunuksen ja komponentin upotusaukon väliin jätetään edullisesti eristekerros, joka eristää komponentin ja reunuksen toisistaan.

Täsmällisemmin sanottuna keksinnön mukaiselle menetelmälle on tunnusomaista se, mikä on esitetty patenttivaatimuksen 1 tunnusmerkkiosassa.

Keksinnön mukaiselle rakenteelle on puolestaan tunnusomaista se, mikä on esitetty patenttivaatimuksen 14 tunnusmerkkiosassa.

Keksinnön avulla saavutetaan huomattavia etuja. Menetelmä mahdollistaa EMI-suojan rakentamisen piirilevyn sisään upotettavan komponentin ympärille. Rakenne on analoginen metalliselle suojakotelolle, mutta tässä tapauksessa komponentti suojataan piirilevyn sisään tehdyllä sähköä johtavalla reunuksella, joka voi olla metallia, johtavaa polymeeriä, johtavaa liimaa tai muuta sähkömagneettisen säteilyn estävää materiaalia. Syvennys ulotetaan piirilevyn johdekerrokseen asti, joka edustaa maatasoa, niin että materiaali saadaan sähköiseen kontaktiin maatason kanssa.

Suojaavan EMI-rakenteen tekeminen piirilevyn sisään antaa mahdollisuuden upottaa herkkiä aktiivisia tai passiivisia komponentteja, piirejä tai moduuleita ilman kotelointia, koska sisäinen EMI-suoja suojaa komponenttia ulkoisilta ja piirilevyn sisältä tulevilta häiriösignaaleilta.

Edulliseksi rakenteen tekee myös se, että suojarakenteen muotoon voidaan vaikuttaa rakenteen tekovaiheessa. Haluttaessa suojarakenne voidaan rakentaa ympäröimään upotettavaa komponenttia piirilevyn suunnassa kaikilta puolilta aukottomasti tai siten, että suoja on johonkin suuntaan avoin, mutta kuitenkin oleellisesti ympäröi komponentin.

Rakenteen etuna on myös se, että syvennys voidaan joissakin sovellusmuodoissa pinnoittaa tai täyttää sellaisella sähköä johtavalla materiaalilla, joka on taipuisaa, päästää läpi valoa ja/tai joka on läpinäkyvää.

5 Valitsemalla piirilevyn materiaalit ja suojarakenteen materiaalit toisiinsa sopivasti siten, että molemmat antavat piirilevylle esimerkiksi taipuisuutta, läpinäkyvyyttä tai jotain muuta haluttua ominaisuutta, voidaan piirilevyille antaa uusia ominaisuuksia ja niiden käyttökohteita näin ollen laajentaa.

10 Keksin­nön edulliset sovellusmuodot tarjoavat etuja sellaisiin ratkaisuihin verrattuna, joissa komponentin upotusreiän reunat päällystetään metallilla, koska sovellusmuotojen mukaan komponentti ja EMI-suoja saadaan varmemmin erotettua toisistaan eristemateriaalikerroksen avulla. Sovellusmuodoissa komponentin asennusreikään ei myöskään tarvitse tuoda johdemateriaalia EMI-suojan valmistamista varten. Lisäksi EMI-suojan johdemateriaali
15 voidaan valita vapaammin.

Keksin­nön edulliset sovellusmuodot tarjoavat etuja myös patenttijulkaisussa US 6,338,205 B1 esitettyihin ratkaisuihin verrattuna. Patenttijulkaisun ratkaisussa EMI-suoja on valmistettava piirilevykerrosten valmistamisen yhteydessä, joten EMI-suojan materiaaliksi on
20 käytännössä aina valittava piirilevyn johdemateriaali. Esillä olevan keksinnön edullisissa sovellusmuodoissa EMI-suoja rakennetaan valmiiseen tai puolivalmiiseen piirilevyyn.

Patenttihakemusjulkaisussa WO 14771 ja WO 16443 esitetyissä ratkaisussa johdinurat suojataan piirilevyn sivusuunnassa pitkällä sähköäjohtavalla materiaalilla päällystetyillä
25 kaivauksilla, jotka tekevät piirilevyn rakenteen jäykäksi ja heikentävät kestävyyttä.

Patenttihakemusjulkaisussa US 2003/0188889 A1 esitetään, että huomattavia etuja voidaan saavuttaa muodostamalla EMI-suoja jatkuvan seinämän sijasta erillisiin reikiin valmistetuista johteista. US-hakemuksessa kuvattu ratkaisu on tämän takia halvempi ja nopeampi
30 valmistaa. Lisäksi erilliset johteet eivät heikennä piirilevyn mekaanista kestävyyttä, eivätkä myöskään vähennä levyn joustavuutta samalla tavalla kuin jatkuvat seinämät. Esillä olevan keksinnön edullisissa sovellusmuodoissa käytetään suojarakenteen rakentamisessa taipuisia materiaaleja, kuten johtavia polymeereja tai johtavia liimoja, metallien sijasta, ja tällä tavoin saadaan piirilevyn taipuisuus säilytettyä kestävyydestä tinkimättä. Käyttämällä

johtavia polymeerejä tai johtavia liimoja, piirilevyille voidaan saada muitakin hyödyllisiä ominaisuuksia, kuten läpinäkyvyys. Jatkuva ura on myös helpompi täyttää polymeerilla. Esillä olevan keksinnön edullisissa sovellusmuodoissa reikien sijoituspaikkaa ei myöskään tarvitse erikseen suunnitella, minkä joutuu tekemään US-patenttihakemusjulkaisun mukaisissa ratkaisuisa.

Keksinnöllä on runsaasti edullisia sovellusmuotoja. Keksinnön mukaisella menetelmällä voidaan piirilevyyn upottaa aktiivisia tai passiivisia komponentteja, tai yleensä EMI-sensitiivisiä rakenteita. Sovellusmuotojen avulla voidaan esimerkiksi haudata RF-piirejä.

Keksinnön edullisten sovellusmuotojen mukaisten rakenteiden avulla on myöskin mahdollisuus siirtää lämpöä piirilevyn ulkopuolelle, erityisesti alapuolelle, johtavan materiaalin avulla, esimerkiksi käyttämällä sekä lämpöä että sähköä johtavaa metallia, liimaa tai polymeeriä.

Keksintöä tarkastellaan seuraavassa lähemmin sovellusesimerkkien avulla ja oheisiin piirustuksiin viitaten. Sovellusesimerkkejä ei ole millään muotoa tarkoitettu rajaamaan patenttivaatimusten määrittelemää suojapiiriä.

Kuvio 1 esittää poikkileikkauksen yhdestä keksinnön mukaisen piirilevyn perusrakenteesta.

Kuvio 2 esittää poikkileikkauksena yhden keksinnön mukaisen piirilevyn komponentin läpiviennin kohdalta.

Kuvio 3 esittää poikkileikkauksena piirilevyyn poratut syvennykset.

Kuvio 4 esittää poikkileikkauksena piirilevyyn porattujen syvennysten täyttämisen.

Kuvio 5 esittää poikkileikkauksena piirilevyssä komponentin upotuskohdalla olevan eristekerroksen poistamisen.

Kuvio 6 esittää poikkileikkauksena komponentin kiinnittämisen paikoilleen upotuskohtaan.

Kuvio 7 esittää piirilevyn yhtä komponenttia suojarakenteineen päältäpäin katsottuna.

"Piirilevyllä" tarkoitetaan tämän keksinnön yhteydessä monikerrospiirilevyä, jossa on
 5 maatasen eli 0-tason muodostaman johdekerroksen lisäksi ainakin kaksi johdekerrosta, jotka ovat tyypillisesti sähköä johtavia signaalikerroksia. Johdekerros on jotain sähköä johtavaa metallia, useimmiten kuparia. Johdekerrokset on erotettu toisistaan eristekerroksella.

10 "Komponentti" on tyypillisesti puolijohdekomponentti, esimerkiksi optoelektroninen komponentti tai mikropiiri tai passiivinen komponentti, kuten integroitu passiivi. Puolijohdekomponentit ovat tavallisesti pii- tai galliumpohjaisia komponentteja, joihin on lisätty pieniä määriä fosforia, booria tai muita seosatomia puolijohteen sähköisten ominaisuuksien muuttamiseksi.

15 "Maatasolla" tarkoitetaan johtavaa kerrosta, joka on maadoitettu tai kytketty muuhun 0-potentiaaliin, esimerkiksi piirin kelluvaan 0-potentiaaliin.

"Maatasen yläpuolella" tarkoitetaan sitä puolta piirilevystä, jolle komponentti kiinnitetään.

20 "Maatasen alapuolella" tarkoitetaan vastakkaiselta puolta.

Johtavien kerrosten välissä on eristemateriaalia, joka voi olla muovia tai epoksia tai jotain vastaavaa materiaalia. Eristemateriaali on materiaalia, joka ei toimi sähköisenä siirtotienä.. Eristemateriaali voi olla valittu esimerkiksi joukosta: erilaiset hartsit, epoksilasi, polyimidi
 25 (esim. Dupont KAPTON), polyimidi-kvartsi, polyesteri, akryyli, bismaleimidi triatsiini, lasikuitu, syanaattiesterilasi, XPC (Paper phenol), FR-1 (paperimateriaali, jossa fenolinen sidonta-aine), FR-2 (paperimateriaali, jossa fenolinen sidonta-aine; UL94-V0), FR-3 (paperimateriaali, jossa epoksiresiini), FR-4 (lasikuituepoksilaminaatti), CEM (komposiitti epoksimateriaali), CEM-1 (paperiin perustuva laminaatti, jossa on yksi kerros (7628)
 30 kudottua lasikuitua), CEM-3 (lasiepoksi), aromaattinen polyamidi (aramid-kuitu esim. Dupontin Kevlar, Epoxy-Kevlar tai Nobelin Twaron), PTFE (Teflon), bentsosyklobuteeni, mikrokuitulaminaatti ja bakeliitti.

Erikoisaluksista voidaan mainita alumina yleisesti, LTCC (low temperature co-fired ceramics), HTCC (high temperature co-fired ceramics), lasi, kvartsi/piidioksidi, AlN, SiC, pii, BeO ja BN.

- 5 Muoveista, joita voidaan käyttää piirilevyissä eristemateriaalina voidaan mainita: polyeteeni, polypropeeni, polybuteeni, polymetyylipenteeni, polyamidit, polyimidi, polysulfoni, polyeetteri-eetteriketoni (esim. Denso Corp. ja Mitsubishi Plastics, Inc kehittämä PALAP), polyvinyylidikloridi, styreenimuovit, selluloosamuovit, polymetyyli-metakrylaatti (PMMA), polyakryylinitriili, polykarbonaatti, polyeteeni-tereftalaatti ja
- 10 fluorimuovit.

Sähköä johtavat polymeerit ja liimat voidaan jakaa kerta (termosetti)-polymeereihin sekä kesto (termoplastisiin)- polymeereihin. Johtavuuden kasvattamiseksi voidaan käyttää täyteaineena esim. hopeaa, kultaa tai nikkeliä.

15

Johtavia polymeerejä ovat esimerkiksi: polyasetyleeni, polytiofeeni, polypyrroli, poly(p-fenyleenivinyyleeni), polyaniliini, poly(2,3-etyylidiksiotiofeeni).

20

Johtava liima koostuu yleensä kolmesta pääkomponentista: johtavasta täyteaineesta, polymeerista, esim. epoksi, modifioitu epoksi tai silikonit sekä esim. antistaattisen ominaisuuden tekevästä lisäaineesta/lisäaineista (agent). Kovetus / kuivaus tapahtuu UV-valolla tai lämmöllä riippuen käytettävästä liimasta. Tietyt liimat kuivuvat jo huoneen lämpötilassa.

25

Kaupallisia (yksi- tai kaksikomponenttisia) sähköä johtavia isotrooppisia liimoja ovat mm.:

Emerson & Cuming

Ablebond 976-1, joustava, sähköä johtava adhesiivi, täyteaine hopea

Ablebond 84-1 LMI NB, sähköä johtava epoksiadhesiivi, täyteaine hopea

30

Eccobond 57 C, sähköä johtava epoksiadhesiivi, täyteaine hopea

Eccobond 50298 kaksikomponenttinen, täyteaine nikkeli, sähköä johtava epoksiadhesiivi

AMICON C 850-6 täyteaine hopea, epoksiadhesiivi

AMICON CE 8500 sähköä johtava, modifioitu epoksiadhesiivi, täyteaine hopea

Northrop Grumman Corporation

SE-CURE 9502 sähköä johtava adhesiivi, täyteaine hopea

Loctite

- 5 Product 3880 sähköä johtava epoksiadhesiivi, täyteaine hopea (erityisesti EMI osien liittämiseen)

Product 3888 epoksiadhesiivi, täyteaine hopea

Product 5420 sähköä johtava silikonit

Product 5421 RTV silikonit (tarjoaa EMI/RFI suojan)

10

Dow Corning

DA 6524 sähköä johtava silikonitadhesiivi

DA 6533 sähköä ja lämpöä johtava silikonitadhesiivi

- 15 Panacol-Elosol GmbH

Elecolit 312 LV (liuotimesta vapaa epoksiadhesiivi, täyteaine hopea)

Elecolit 323 (johtava epoksiadhesiivi, täyteaine hopea)

Elecolit 342 (johtava akrylaattitadhesiivi, täyteaine hopea)

Elecolit X-160378 (johtava epoksiadhesiivi, täyteaine hopea)

20

Kaupallisia (yksi- tai kaksikomponenttisia) sähköä johtavia an-isotrooppisia liimoja ovat mm:

Loctite

- 25 Product 3441 (epoksi adhesiivi, kullalla päällystetty polymeeri)

Product 3446 (epoksiadhesiivi, fuusioituva täyteaine

Product 3440 (täyteaineena kultapolymeeri)

Product 3445 (fuusioituva juotetäyteaine)

- 30 Telephus

AcpMat sarja (epoksipohjainen adhesiivi hartsipasta, jossa on johtava täyteaine ja muita erityisiä täyteaineita)

Kuvio 1 esittää poikkileikkauksen yhdestä piirilevyn perusrakenteesta. Piirilevyn valmistuksen yhteydessä piirilevyyn rakennetaan vuorotellen johtavia kerroksia 1, 3 ja eristekerroksia 2. Johtavista kerroksista yksi kerros vastaa maatasoa 3 eli 0-tasoa. Tämän esimerkin piirilevyssä on vähintään kolme johdekerrosta: maataso ja sen alla ja päällä

5 signaalikerros. Tyypillisesti signaalikerroksia on maatason päällä tai alla 2 – 4.

Kuvio 2 esittää poikkileikkauksen kuvion 1 piirilevystä komponentin upotusreiän kohdalta. Piirilevyssä vaihtelevat johtavat kerrokset 1 ja eristekerrokset 2. Yksi johtavista kerroksista on maataso 3. Jotta komponentti voitaisiin upottaa helpommin piirilevyn sisään, piirilevyn valmistusvaiheessa komponentin upotuskohtaan rakennetaan alue, joka on ainakin yhdeltä puolelta, eli komponentin upotuskohdan puolelta, vapaa johtavista kerroksista ja sisältää siten vain eristemateriaalia 2. Sovellusmuodossa, joka on esitetty

10 kuviossa 2, maatasoon jätetään aukko 4 komponentin upotuspaikan kohdalle. Tähän aukkoon voidaan piirilevyn valmistusvaiheessa jättää yhtenäinen tai epäyhtenäinen

15 metallikerros 5, joka muodostuu kerroksen 3 materiaalista, esimerkiksi kuparista.

Aukkoihin jätetään eristemateriaalia 2.

Jos komponentti halutaan saattaa sähköiseen kontaktiin maatason alapuolella olevan johdekerroksen 1 kanssa, ennen metallikerroksen 5 valmistusta kannattaa valmistaa

20 läpivienti 14 jollain sopivalla läpivientimenetelmällä, kuten esimerkiksi mikro-via-menetelmällä, maatason 3 alapuolella olevan eristekerroksen 2 läpi alapuolella sijaitsevaan johdekerrokseen. Läpivienti 14 on jotain sähköä johtavaa materiaalia, kuten metallia.

Kuvio 3 esittää poikkileikkauksena kuvioiden 1 ja 2 piirilevyn poratun syvennyksen 6.

25 Piirilevyyn kaiverretaan selektiivisellä laserporalla tai vastaavalla menetelmällä komponentin upotuskohdan ympärille maatasoon 3 ulottuva syvennys 6. Maatason tulee mielellään olla koko sen alueen alla, johon poraus tehdään, jotta porauksen syvyyskontrollointi on helpompaa. Kaiverrusalueessa ei mielellään ole signaalivientejä 1, jotta syvyyskontrollointi voidaan suorittaa metallisen maatason 3 avulla ja jotta signaalihoitimet eivät kytkey-

30 dy EMI-suojan kautta maatasoon 3. Esimerkiksi selektiivinen laserporaus ei syö metallia vaan ainoastaan eristekerrosta, jolloin kaiverrus pysähtyy kohtaavaan maatasoon 3.

Kuvio 4 esittää poikkileikkauksena kuvioiden 1 – 3 piirilevyn porattujen syvennysten täyttämisen. Yhdessä sovellusmuodossa porauksen jälkeen syvennys metalloidaan sähköä

johtavalla metallilla. Metallointi tapahtuu siten, että ensimmäisenä vaiheena syvennykseen kasvatetaan kemiallisesti siemenkerros 8 valitulla metallilla esim. kupari, minkä jälkeen lopullinen metallikerros 9 kasvatetaan sähkökemiallisesti. Syvennys voidaan täyttää osittain eli vain pinnoittaa metallilla tai syvennys voidaan täyttää kokonaan. Vaihtoehtoisesti syvennys voidaan täyttää tai pinnoittaa johtavalla polymeerillä tai johtavalla liimalla. Johtavaa polymeeriä tai liimaa käytettäessä kerrokset 8 ja 9 voivat olla samaa tai eri johtavaa polymeeriä tai liimaa. Johtavaa polymeeriä tai liimaa käytettäessä täyttäminen ei välttämättä tapahdu kerroksittain, vaan syvennyksen täyttäminen tai pinnoitus voi tapahtua kerralla. Sähköä johtavalla materiaalilla pinnoitettu tai täytetty syvennys muodostaa sähkömagneettiselta säteilyltä suojaavan rakenteen, jota tässä kutsutaan reunukseksi 10.

Kuvio 5 esittää poikkileikkauskuvana kuvioiden 1 – 4 piirilevyssä komponentin upotus- kohdalla olevan eristekerroksen 2 poistamisen. EMI-reunuksen valmistamisen jälkeen upotettavalle komponentille tehdään kolo 11 esimerkiksi selektiivisellä laser-porauksella syvennyksen 6 (tai reunuksen 10) sisäpuolelle maatasen 3 tasalle asti. Upotettavan komponentin ja syvennyksen väliin jätetään eristemateriaalia 2 oleva reunus 7. Maatasen syvyyteen voidaan jättää piirilevyn valmistusvaiheessa yhtenäinen tai epäyhtenäinen metallikerros. Kun poraus tehdään selektiivisellä laserporauksella tai vastaavalla menetelmällä, poraus pysähtyy metallitasoon. Tällä tavoin voidaan kontrolloida ja säätää upotettavan komponentin upotuksen syvyys.

Poraukset voidaan luonnollisesti tehdä myös päinvastaisessa järjestyksessä eli ensin porataan komponentin upotuskohdalle kolo ja vasta sitten syvennykset upotuskohdan ympärille. Molemmissa tapauksissa syvennysten ja komponentin upotuskohdan väliin jätetään eristekerros 7. On kuitenkin huomattava, että täytettäessä syvennys metallilla, on yleensä edullista valmistaa ja täyttää syvennykset ensin, jotta komponenttia varten tehtyyn keroon 11 ei joudu metallia. Jos syvennys täytetään johtavalla polymeerillä tai johtavalla liimalla, sekä syvennys että aukko komponenttia varten voidaan porata ja täyttää missä järjestyksessä tahansa tai samanaikaisesti. Koska johtava polymeeri tai liima voi roiskua, syvennykset voi olla edullista valmistaa ja täyttää tästä syystä ensin.

Kuvio 6 esittää poikkileikkauskuvana komponentin upotuksen paikoilleen kuvioiden 1 – 5 piirilevyyn. Komponentti 12 kiinnitetään kontaktialustaansa esimerkiksi isotrooppisesti tai anisotrooppisesti johtavalla liimalla tai juotteella tai johtavalla polymeerillä, jossa on

riittävän suuri johtavuus. Kuvion 6 sovellusmuodossa komponentti on kiinnitetty johtavan liiman 13 avulla metallikerrokseen 5. Sähköinen kytkentä komponentilta 12 alapuolella sijaitsevaan johtavaan johdekerrokseen 1 toteutetaan eristekerroksen 2 läpi jollain läpivientimenetelmällä, esimerkiksi mikroviala-menetelmällä (mikrovia 14), kuten aiemmin on kuvattu. Maatason alapuolella oleva johdekerros 1 voidaan rakentaa myös vasta sen jälkeen, kun maatason 3 alapuolella olevan eristekerroksen 2 läpi on tehty sähköiset kytkennät. Vaihtoehtoisesti maatason alapuolella oleva johdekerros voi olla valmiina ja kytkennät tehdään sen läpi.

- 10 Komponentista voidaan siirtää piirilevyn ulkopuolelle, varsinkin alapuolelle, tai koko kotelorakenteeseen lämpöä johtavan materiaalin esimerkiksi lämpöä ja sähköä johtavan metallin, liiman tai polymeerin avulla.

- 15 Kuten edellä on kuvattu, sähköiset kytkennät voidaan tehdä maatason alapuolella sijaitsevaan johdekerrokseen jollain läpivientimenetelmällä. Vaihtoehtoisesti kytkennät tai osa kytkennöistä voidaan tehdä maatason yläpuolella sijaitsevaan johdekerrokseen esimerkiksi pondauksien avulla (esimerkiksi lankapondaus kulta- tai alumiinilangalla).

- 20 Komponentin 12 upotuksen jälkeen komponentin ympärille jäävä tyhjä kolo 11 voidaan jättää tyhjäksi tai vaihtoehtoisesti täyttää jollain sopivalla täytemateriaalilla.

Komponentin yläpuolelta eli komponentin kiinnityskohdan vastakkaiselta puolelta komponentti voidaan tarpeen vaatiessa suojata esimerkiksi sähköä johtavan tarran avulla.

- 25 Kuvio 7 esittää yhden kuvioden 1 – 6 piirilevyn komponentin suojarakenteineen ylhäältä päin katsottuna. Komponenttia 12 ympäröivä täytetty syvennys muodostaa reunuksen 10, joka suojaa komponenttia ainakin piirilevyn suunnasta tulevaa sähkömagneettista säteilyä vastaan. Komponentin 12 ja reunuksen 10 väliin jää eristekerros 7 ja sen ja komponentin 12 välissä näkyy eristemateriaalia 2.

Patenttivaatimukset:

L3

- 5 1. Menetelmä EMI-suojan rakentamiseksi piirilevylle upotettavan komponentin (12) ympärille, joka piirilevy käsittää vuorottaisia johdekerroksia (1) ja eristekerroksia (2), ja komponentti (12) upotetaan ainakin olennaisilta osiltaan piirilevyn sisälle ja ympärille sijoitetaan sähkömagneettiselta säteilyltä suojaava rakenne (10), joka suojaa ainakin piirilevyn suunnasta tulevaa sähkömagneettista säteilyä vastaan, t u n n e t t u siitä, että
- 10 - komponentin (12) upotuskohdan ympärille muodostetaan syvennys (6), siten, että komponentin (12) upotuskohdan ja syvennyksen (6) väliin jätetään eristekerros (7), ja siten että syvennys ulotetaan piirilevyn pinnalta sellaiseen johdekerrokseen asti, joka edustaa maatasoa (3),
- 15 - täytetään tai pinnoitetaan syvennys (6) sähköä johtavalla materiaalilla (8, 9) siten, että materiaali on sähköisessä kontaktissa maatasoon (3) ja että materiaali oleellisesti ympäröi komponenttia reunuksena (10) piirilevyn suunnassa.
- 20 2. Patenttivaatimuksen 1 mukainen menetelmä, t u n n e t t u siitä, että syvennystä (6) muodostettaessa piirilevystä poistetaan pelkästään materiaalia tai materiaaleja, jotka eivät toimi sähköisenä siirtotienä (2).
3. Patenttivaatimuksen 1 tai 2 mukainen menetelmä, t u n n e t t u siitä, että koko sen alueen alla, johon syvennys (6) tehdään, on maataso (3).
- 25 4. Jonkin edellisen patenttivaatimuksen mukainen menetelmä, t u n n e t t u siitä, että syvennyksen pinnoittamisen tai täyttämisen jälkeen komponenttia (12) varten tehdään kuoppa (11), joka ulottuu maatason (3) tasalle, ja upotetaan komponentti tehtyyn kuoppaan.
- 30 5. Jonkin edellisen patenttivaatimuksen mukainen menetelmä, t u n n e t t u siitä, että komponentti on puolijohdekomponentti tai passiivinen komponentti, kuten integroitu passiivi.

6. Jonkin edellisen patenttivaatimuksen mukainen menetelmä, t u n n e t t u siitä, että sähköä johtava materiaali (8, 9), jolla syvennys pinnoitetaan tai täytetään, on läpinäkyvää, valoa läpäisevää ja/tai taipuisaa materiaalia.

5

7. Jonkin edellisen patenttivaatimuksen mukainen menetelmä, t u n n e t t u siitä, että sähköä johtava materiaali (8, 9), jolla syvennys pinnoitetaan tai täytetään, on johtavaa polymeeriä tai johtavaa liimaa.

10

8. Jonkin patenttivaatimuksen 1 - 5 mukainen menetelmä, t u n n e t t u siitä, että sähköä johtava materiaali (8, 9), jolla syvennys pinnoitetaan tai täytetään, on metallia.

15

9. Jonkin edellisen patenttivaatimuksen mukainen menetelmä, t u n n e t t u siitä, että komponentti (12) on sähköisesti yhdistetty maatasen alapuolella sijaitsevaan johdekerrokseen (1).

20

10. Jonkin edellisen patenttivaatimuksen mukainen menetelmä, t u n n e t t u siitä, että komponentin (12) upotuskohdalle maatasen tasalle jätetään yhtenäinen tai epäyhtenäinen metallikerros (5), ja yhdistetään komponentti sähköisesti metallikerrokseen.

25

11. Patenttivaatimuksen 10 mukainen menetelmä, t u n n e t t u siitä, että yhdistäminen tehdään juotteen, johtavan polymeerin tai liiman (13) avulla.

30

12. Patenttivaatimuksen 10 tai 11 mukainen menetelmä, t u n n e t t u siitä, että metallikerros (5) on yhdistetty sähköisesti maatasen (3) alapuolella sijaitsevaan johdekerrokseen (1).

13. Patenttivaatimuksen 12 mukainen menetelmä, t u n n e t t u siitä, että maatasen (3) alapuolella oleva johdekerros (1) valmistetaan vasta sen jälkeen, kun metallikerroksen (5) ja johdekerroksen (1) välille on valmistettu sähköinen kontakti.

14. Jonkin edellisen patenttivaatimuksen mukainen menetelmä, t u n n e t t u siitä, että komponentti (12) on sähköisesti yhdistetty maatasen yläpuolella sijaitsevaan johdekerrokseen (1).

15. Piirilevy, joka käsittää

- piirilevyn sisään ainakin olennaisilta osiltaan upotetun komponentin (12), ja
- komponentin (12) ympärille rakennetun ainakin piirilevyn suunnasta tulevalta sähkömagneettiselta säteilyltä suojaavan rakenteen (10),

t u n n e t t u siitä, että rakenne (10) käsittää komponentin upotuskohdan ympärille tehdyn maatasoon (3) ulottuvan syvennyksen (6) ja eristekerroksen (7) komponentin upotuskohdalle tehdyn kuopan (11) ja syvennyksen (6) välissä, joka syvennys oleellisesti ympäröi komponentin (12) piirilevyn suunnassa ja joka syvennys (6) on täytetty sähköä johtavalla materiaalilla (8, 9) siten, että materiaali on sähköisessä kontaktissa maatasoon (3).

16. Patenttivaatimuksen 15 mukainen piirilevy, t u n n e t t u siitä, että piirilevy ja siihen rakennettu sähkömagneettiselta säteilyltä suojaava reunus (10) ovat läpinäkyviä, valoa läpäiseviä ja/tai taipuisia.

17. Patenttivaatimuksen 15 tai 16 mukainen piirilevy, t u n n e t t u siitä, että syvennys (6) on täytetty johtavalla polymeerillä tai johtavalla liimalla.

18. Jonkin patenttivaatimuksen 15 – 17 mukainen piirilevy, t u n n e t t u siitä, että komponentti (12) on sähköisesti yhdistetty maatasoon (3) alapuolella sijaitsevaan johdekerrokseen (1).

19. Jonkin patenttivaatimuksen 15 – 18 mukainen piirilevy, t u n n e t t u siitä, että komponentin (12) upotuskohdalla maatasoon tasalla on yhtenäinen tai epäyhtenäinen metallikerros (5), johon komponentti on sähköisesti yhdistetty.

20. Patenttivaatimuksen 19 mukainen piirilevy, t u n n e t t u siitä, että komponentti (12) on yhdistetty metallikerrokseen (5) johtavan liiman tai johtavan polymeerin avulla (13).

21. Jonkin patenttivaatimuksen 15 – 20 mukainen piirilevy, t u n n e t t u siitä, että metallikerros (5) on yhdistetty sähköisesti maatasen (3) alapuolella sijaitsevaan johdekerrokseen (1).

5

22. Jonkin patenttivaatimuksen 15 – 21 mukainen piirilevy, t u n n e t t u siitä, että komponentti (12) on sähköisesti yhdistetty maatasen (3) yläpuolella sijaitsevaan johdekerrokseen (1).

(57) Tiivistelmä:

Keksintö koskee menetelmää EMI-suojan rakentamiseksi piirilevylle upotetun komponentin ympärille. Menetelmän mukaisesti EMI-sensitiivisen rakenteen upotuskohdan ympärille muodostetaan syvennys, joka ulotetaan sellaiseen johdekerrokseen asti, joka edustaa maatasoa. Syvennys täytetään tai pinnoitetaan sähköä johtavalla materiaalilla siten, että materiaali on sähköisessä kontaktissa maatasoon ja siten että materiaali oleellisesti ympäröi komponenttia piirilevyn suunnassa.

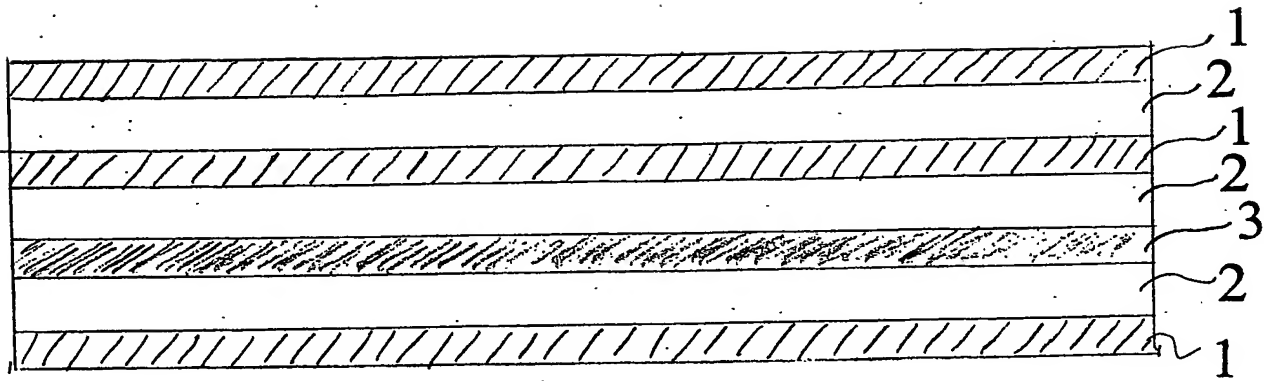


Fig. 1

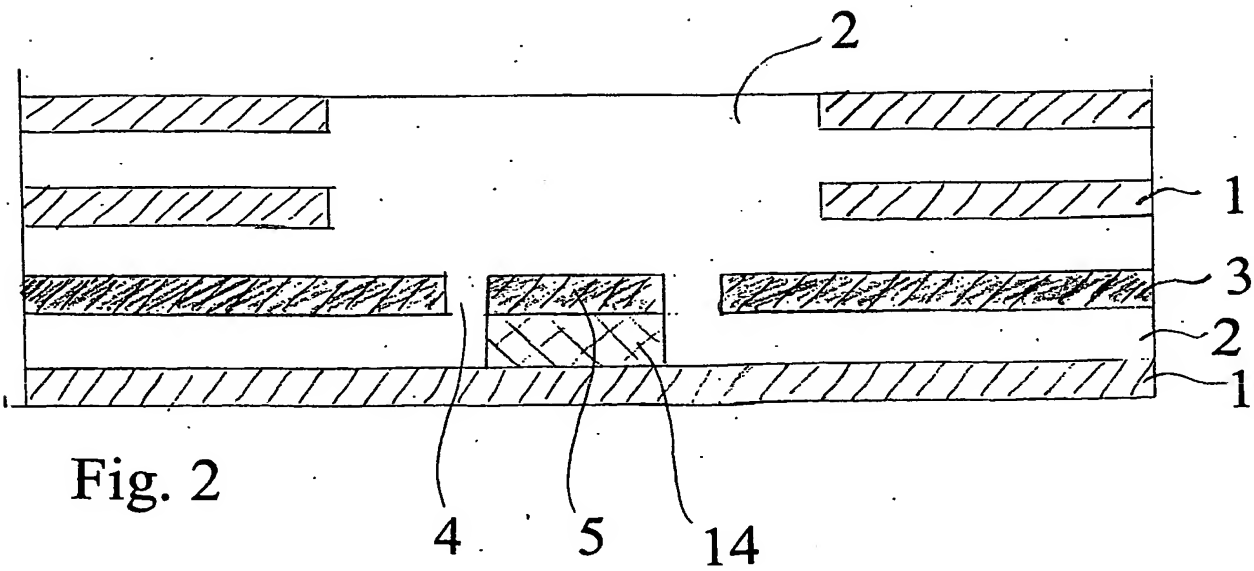


Fig. 2

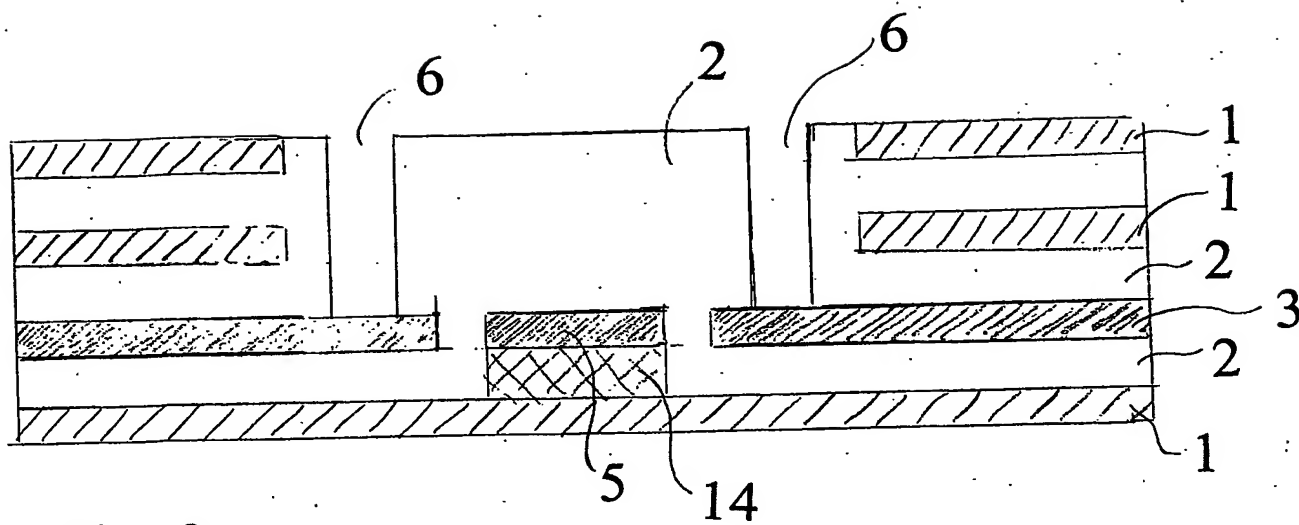


Fig. 3

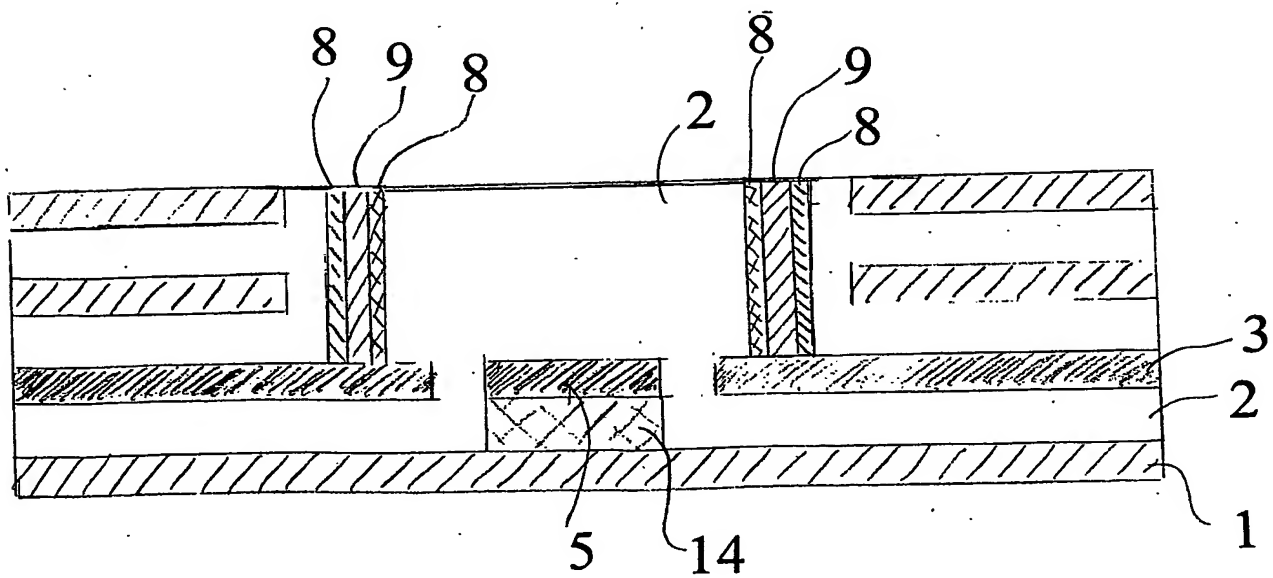


Fig. 4

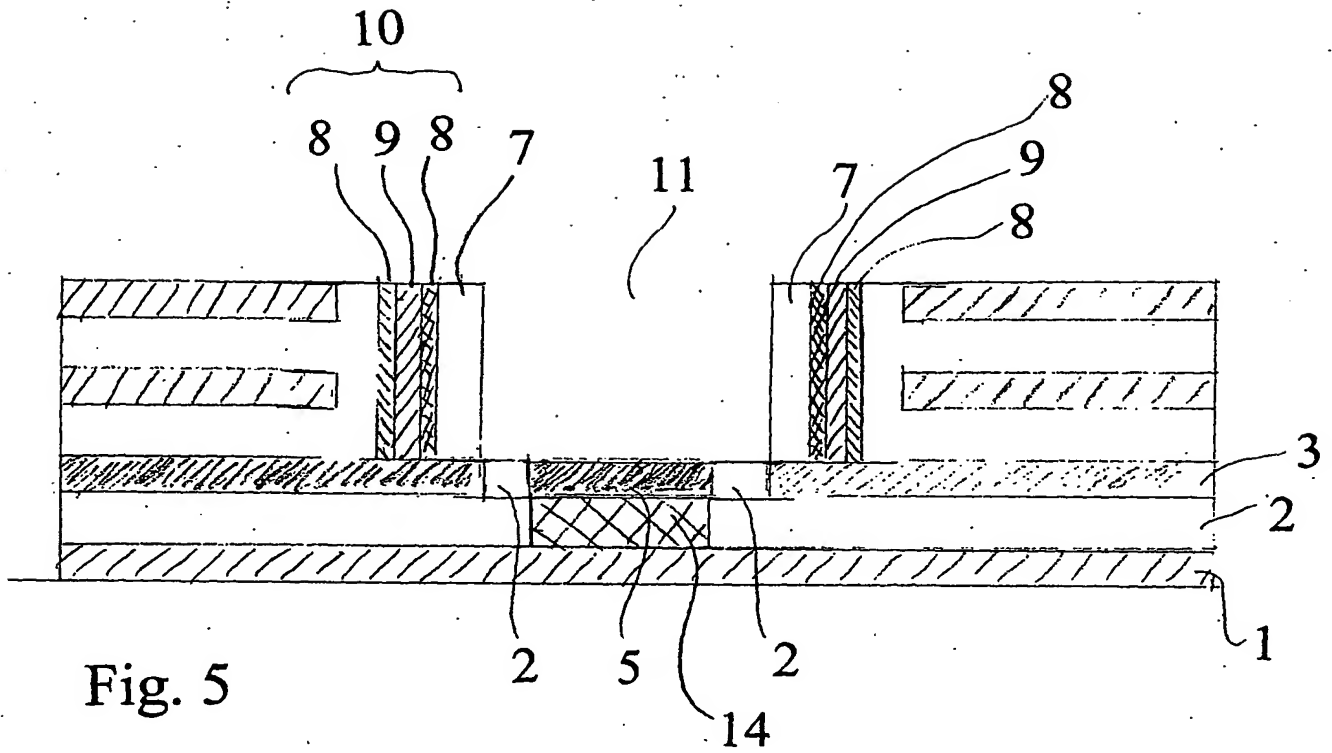


Fig. 5

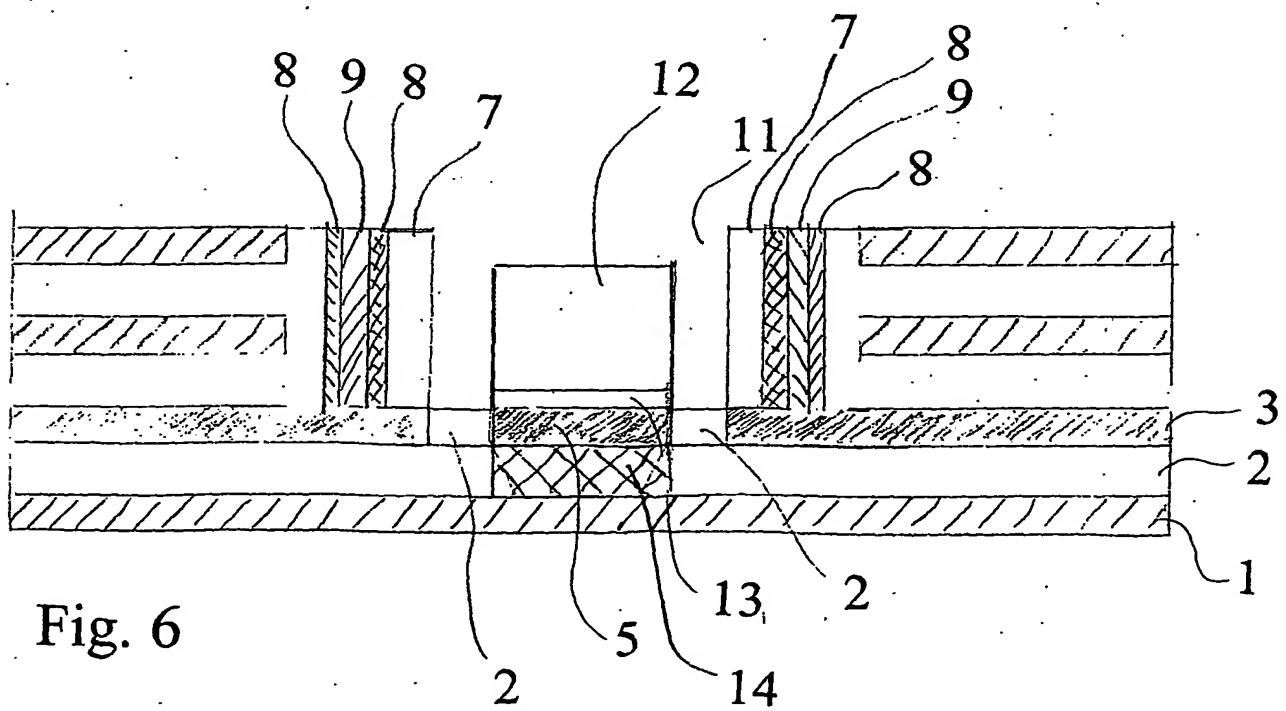


Fig. 6

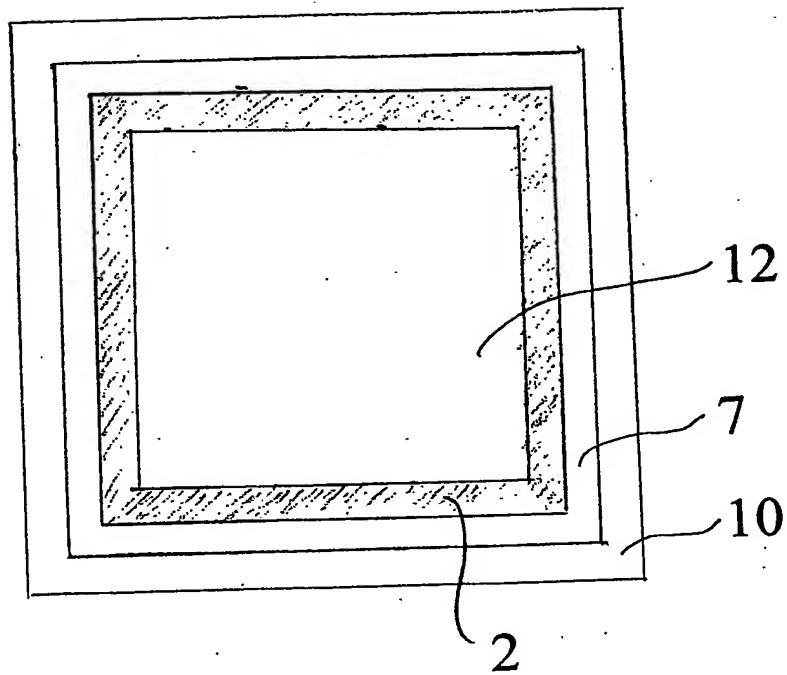


Fig. 7

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/FI04/000752

International filing date: 09 December 2004 (09.12.2004)

Document type: Certified copy of priority document

Document details: Country/Office: FI
Number: 20031796
Filing date: 09 December 2003 (09.12.2003)

Date of receipt at the International Bureau: 02 February 2005 (02.02.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☒ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER: _____**

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.